中国科学院计算技术研究所
INSTITUTE OF COMPUTING TECHNOLOGY, CHINESE ACADEMY OF SCIENCES

北京开源芯片研究院
BEIJING INSTITUTE OF OPEN SOURCE CHIP

香山开源处理器社区
XiangShan Open-Source Processor Community



第三代昆明湖处理器核 IP 与香山家族

李衍君
中国科学院计算技术研究所

2026 年 10 月 18 日

昆明湖处理器核 IP 与香山家族

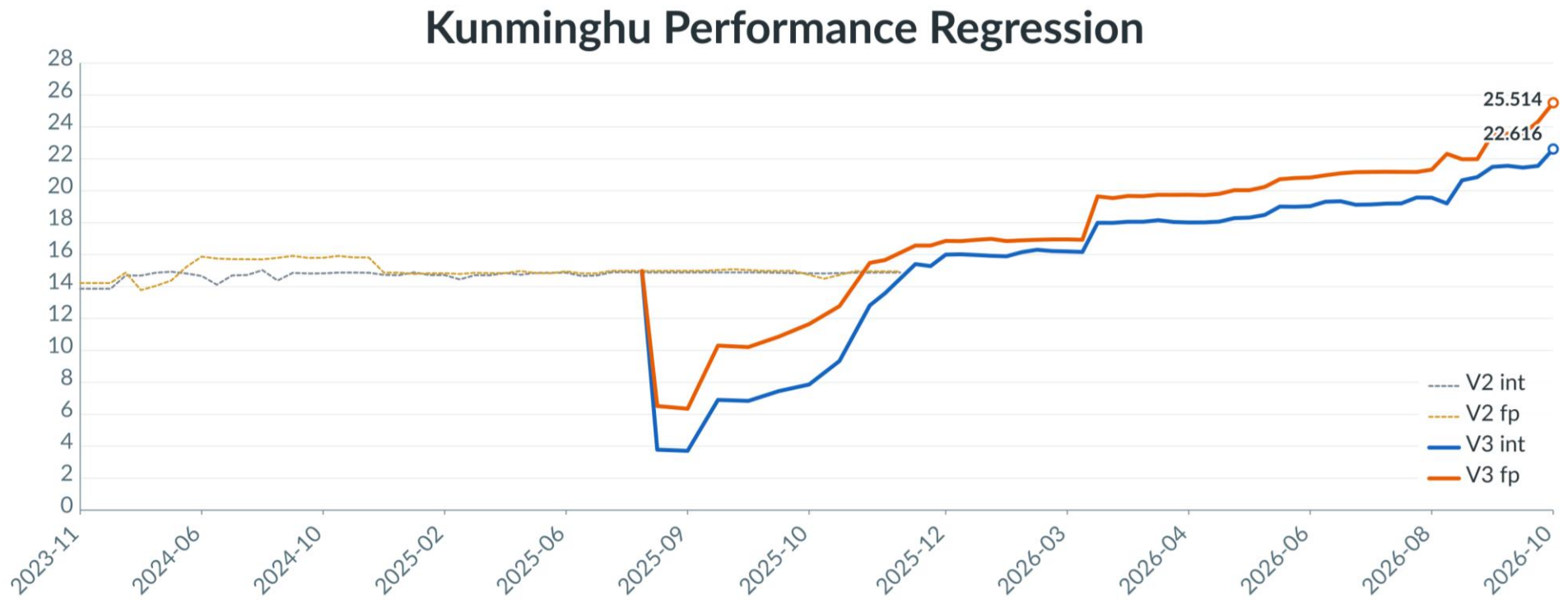


- 以**昆明湖**高性能开源 RISC-V 处理器核 IP 为中心
- 不断扩展**敏捷开发**基础设施与香山家族**开源 IP**

- 始终坚持开源、开放
- 与开源社区一同建设 RISC-V 新生态

第三代昆明湖处理器核 IP

- 昆明湖愿景：建立类似于 Linux 的开源 RISC-V 处理器核主线
  - 同时支撑**学术研究**的前沿探索与**工业落地**的大规模应
- 始终保持**独立自主、开源开放**的架构演进

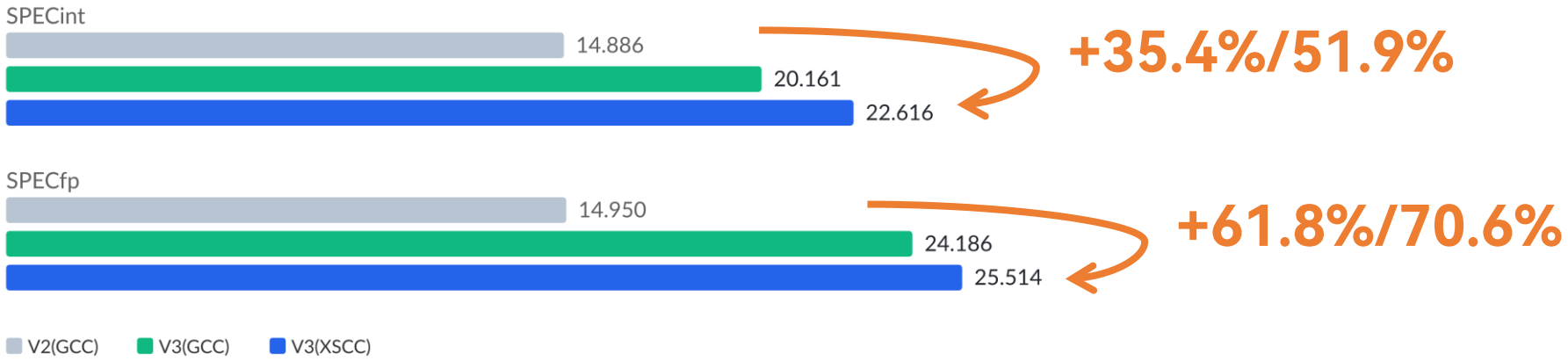


第三代昆明湖处理器核 IP

- **全面重构**的第三代昆明湖微架构，SPECint2006 超过 **22 分/GHz**
  - 性能**最高**的开源处理器，在 RISC-V 处理器中保持在**第一梯队**

编译器	SPECint2006	SPECfp2006
GCC16	20.161	24.186
XSCC	22.616	25.514

- 与第二代昆明湖相比，单核性能提升超过 **50%***



*包含编译器优化

第三代昆明湖处理器核 IP

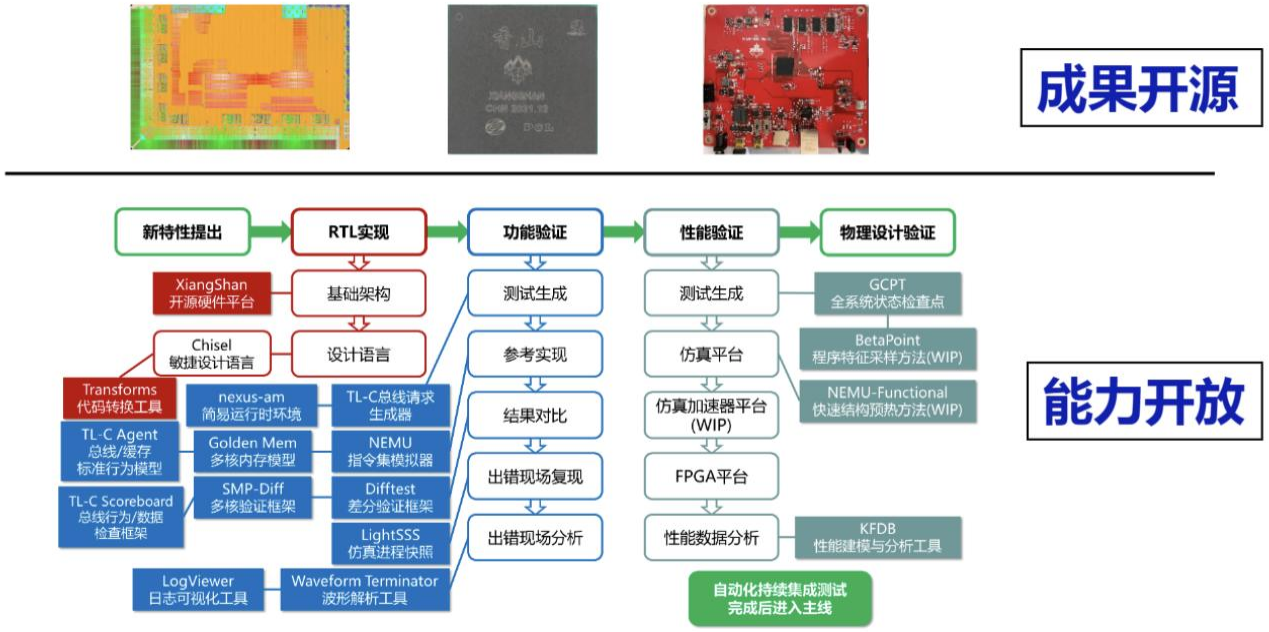
- 前端、后端、访存缓存的多个关键指标均有**显著提升**
- 微架构细节**全部公开**，欢迎与我们交流讨论



敏捷开发工具集

- 比起芯片本身，我们同样关注敏捷开发基础设施
- 包含从**性能开发**到**功能验证**的完整工具集
  - 降低处理器设计门槛，加速迭代周期





香山家族开源 IP

- XSCC：高性能 RISC-V 编译器
- 玉泉：开源高性能内存控制器 IP 及硅前系统验证工具集
- OpenIOMMU：开源高性能 IOMMU 实现

